Синтез одноразрядного помехоустойчивого умножителя

Л. А. Белицкая

Открытое акционерное общество «Научно-производственный центр "Полюс"», 634085, Томск, Россия

Предлагается нетрадиционный подход к синтезу и проектированию помехоустойчивых устройств – концепция геометрического синтеза, основанная на методе использования многомерных цифро-векторных множеств – аналога аналитической теории нумераций.

Ключевые слова: синтез, теория многомерных цифро-векторных множеств, цифровые устройства, аппаратные компоненты.

The paper suggests non-traditional approach for synthesizing and designing interference-immune devices – the concept of geometric synthesis, based on the method of multi-dimensional vector-digital sets usage (which is an analogue to the analytical Theory of Numerations) [1].

Key words: synthesis, theory of multi-dimensional vector-digital sets, digital devices, hardware components.

Теория многомерных цифро-векторных множеств [1] – новый универсальный метод синтеза комбинационных схем, в основу которого положена классическая теория множеств, где нумерованное множество чисел расширенного ряда располагается в ячейках физического пространства, идея построения которого предложена в XIX в. русским ученым Е. С. Федоровым. При таком синтезе главным является построение многомерных таблиц истинности и на их основе – геометрических образов исправленных логических или арифметических функций, а схемное выполнение конкретного цифрового устройства, реализующего эти функции, может быть полностью автоматизировано с помощью вычислительной техники.

Одной из первоочередных задач, которую нужно решить при проектировании цифровых систем электроприводов и приборов энергоснабжения авиационно-космических комплексов является исправление ошибок, вызываемых внутренними и внешними помехами, а также резервированием функциональных узлов и системы в целом. Метод многомерных цифро-векторных множеств [2] позволяет решить эту сложную задачу.

Исправление любых ошибок определяется покрытием определенных совершенных геометрических образов выходных сигналов устройства умножения. Эти геометрические образы, представляющие собой комбинационные схемы с двух- или многоуровневым принципом реализации, могут быть как в неизбыточных кодах (двоичных, нетрадиционных двоичных, например коде Грея [3]), так и в избыточных, например многофазных и интегральных. Причем наглядный геометрический образ любых логических и цифровых функций с помощью покрытий определяет все возможные варианты выполнения принципиальных схем. Предложенный метод [4] не имеет ограничений на параметры реализуемых функций.

Рассмотрим пример синтеза одноразрядного устройства умножения, допускающие без нарушения их работы одиночные ошибки во входных сигналах операндов оснований систем счисления $n = 4$. Для решения данной задачи применяется синтезированный систематический код, где информационные разряды (входы умножителя) коды $A(a_1,a_2)$, $B(b_1,b_2)$ связаны с эквивалентными цифрами контрольной части кода $X(x_1, x_2, x_3)$, общими для этих двух операндов, зависимостью, приведенной на рис. 1.

Далее используются следующие условные обозначения: латинская цифра с индексом цифрой обозначает фигуры размером 4x4, пронумерованные построчно сверху вниз. Индекс идентифицирует геометрический образ исправленного сигнала; подчеркивание символа снизу обозначает инверсию сигнала.

Связь между информационными сигналами операндов и выходными сигналами умножителя определяется четырьмя геометрическими образами (рис. 2).

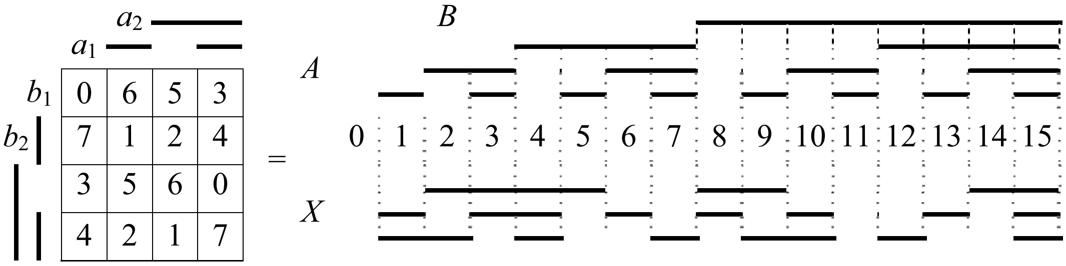


Рис. 1. Зависимость информационных сигналов с контрольной частью

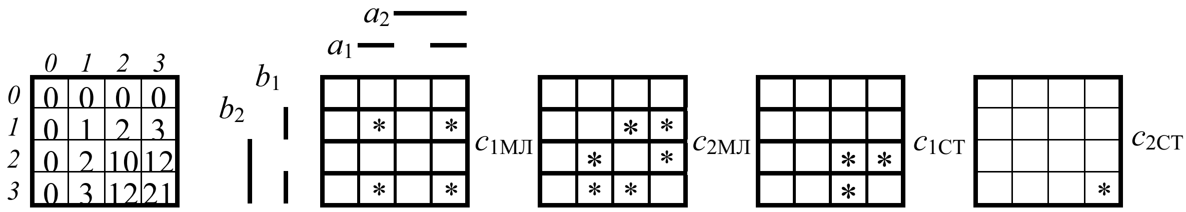
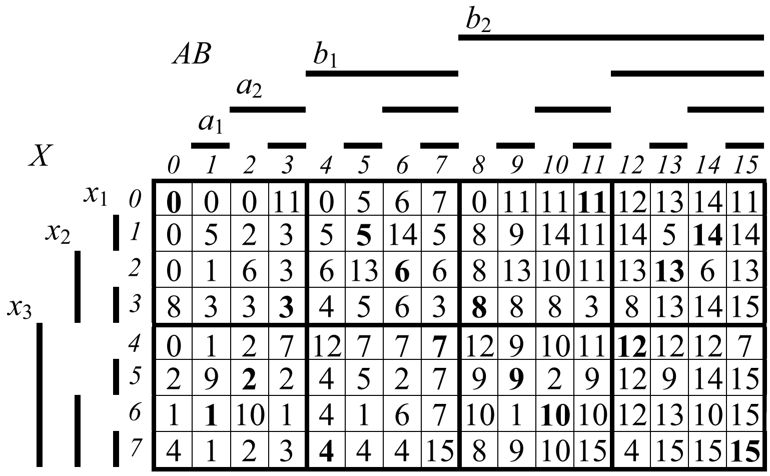


Рис. 2. Геометрические образы выходных сигналов умножителя

На рис. 2 видно, что выходные сигналы сумматора являются множествами цифр основания системы счисления $n = 16$: $c_{1МЛ} = 5 \vee 7 \vee 13 \vee 15$, $c_{2МЛ} = 6 \vee 7 \vee 9 \vee 11 \vee 13 \vee 14$, $c_{1СТ} = 10 \vee 11 \vee 14$, $c_{2СТ} = 15$.

Распределение эквивалентных цифр (0 – 15) информационной части кода и этих же цифр при одиночных ошибках в информационных и контрольных разрядах кода определяется рис. 3.



X \ AB	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	**0**	0	0	11	0	5	6	7	0	11	11	**11**	12	13	14	11
1	0	5	2	3	5	**5**	14	5	8	9	14	11	14	5	**14**	14
2	0	1	6	3	6	13	**6**	6	8	13	10	11	13	**13**	6	13
3	8	3	3	**3**	4	5	6	3	**8**	8	8	3	8	13	14	15
4	0	1	2	7	12	7	7	**7**	12	9	10	11	**12**	12	12	7
5	2	9	**2**	2	4	5	2	7	9	**9**	2	9	12	9	14	15
6	1	**1**	10	1	4	1	6	7	10	1	**10**	10	12	13	10	15
7	4	1	2	3	**4**	4	4	15	8	9	10	15	4	15	15	**15**

Рис. 3. Одиночные ошибки в ячейках пространства

Отсюда нетрудно представить геометрические образы результата умножения с исправлением ошибок входных сигналов (рис. 4).

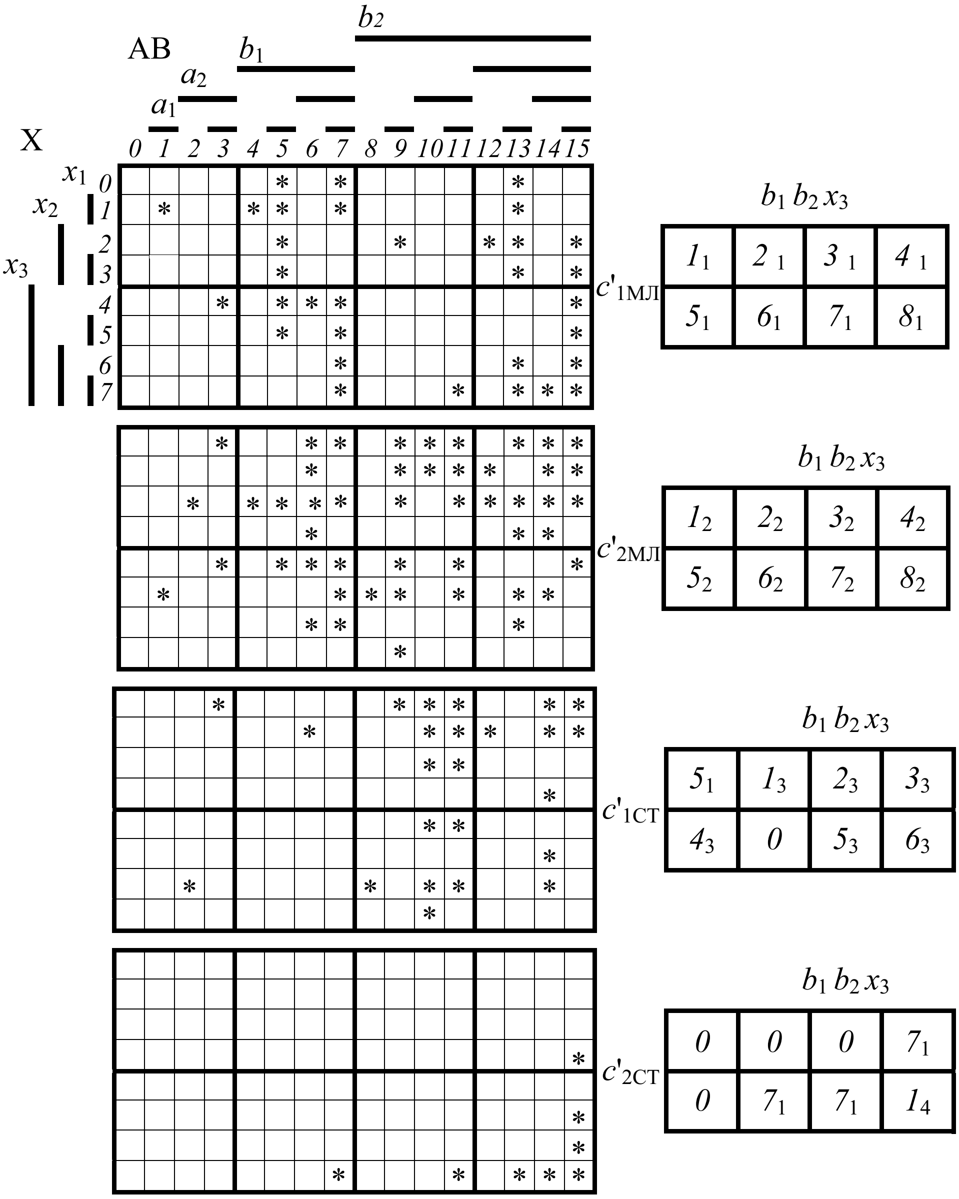


Рис. 4. Геометрические образы исправленных сигналов

Покрытие цифровых множеств этих геометрических образов в пространстве координат $AB(a_1, a_2, b_1, b_2)\ X(x_1, x_2, x_3)$ либо координат $b_1 b_2 x_3$ определяет логическую функцию, исправляющую все одиночные ошибки. С учетом этого логические выражения исправленных сигналов можно записать в виде

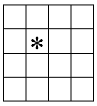
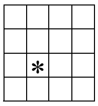
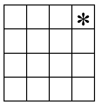
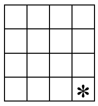
$$c'_{1МЛ} = 1_1\underline{b}_1\,\underline{b}_2\,\underline{x}_3 \vee 2_1 b_1\,\underline{b}_2\,\underline{x}_3 \vee 3_1\underline{b}_1\,b_2\,\underline{x}_3 \vee 4_1 b_1\,b_2\underline{x}_3 \vee 5_1\underline{b}_1\,\underline{b}_2 x_3 \vee 6_1\,b_1\,\underline{b}_2\,x_3 \vee 7_1\,\underline{b}_1\,b_2 x_3 \vee 8_1\,b_1\,b_2\,x_3,$$

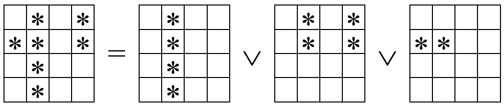
$$c'_{2МЛ} = 1_2\underline{b}_1\,\underline{b}_2\,\underline{x}_3 \vee 2_2\,b_1\,\underline{b}_2\,\underline{x}_3 \vee 3_2\underline{b}_1\,b_2\,\underline{x}_3 \vee 4_2 b_1\,b_2\underline{x}_3 \vee 5_2\underline{b}_1\,\underline{b}_2 x_3 \vee 6_2\,b_1\,\underline{b}_2 x_3 \vee 7_2\,\underline{b}_1\,b_2 x_3 \vee 8_2\,b_1\,b_2 x_3,$$

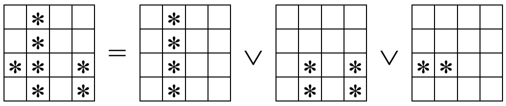
$$c'_{1СТ} = 5_1\,\underline{b}_1\,\underline{b}_2\,\underline{x}_3 \vee 1_3\,b_1\,\underline{b}_2\,\underline{x}_3 \vee 2_3\,\underline{b}_1\,b_2\,\underline{x}_3 \vee 3_3\,b_1\,b_2\underline{x}_3 \vee 4_3\,\underline{b}_1\,\underline{b}_2 x_3 \vee 5_3\,\underline{b}_1\,b_2 x_3 \vee 6_3\,b_1\,b_2 x_3,$$

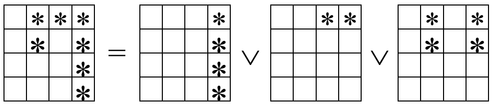
$$c'_{2СТ} = 7_1\,b_1\,b_2\underline{x}_3 \vee 7_1\,b_1\,\underline{b}_2 x_3 \vee 7_1\underline{b}_1\,b_2 x_3 \vee 1_4\,b_1\,b_2\,\underline{x}_3.$$

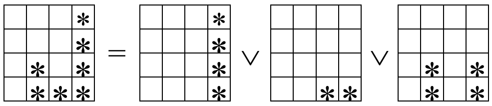
Здесь подмножества $(1_1–8_1)$, $(1_2–8_2)$, $(1_3–6_3)$, 1_4 определяются по следующим зависимостям:

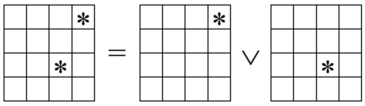
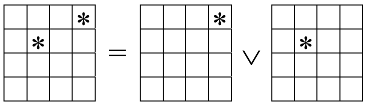
1_1  $= a_1\underline{a}_2x_1\underline{x}_2$ 3_1  $= a_1\underline{a}_2\underline{x}_1x_2$ 5_1  $= a_1a_2\underline{x}_1\underline{x}_2$ 7_1  $= a_1a_2x_1x_2$,

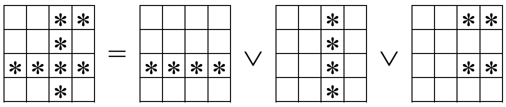
2_1  $= a_1\underline{a}_2 \vee a_1\underline{x}_2 \vee \underline{a}_2x_1\underline{x}_2$,

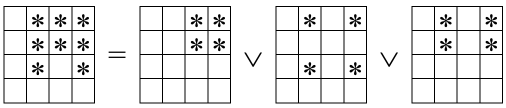
4_1  $= a_1\underline{a}_2 \vee a_1x_2 \vee \underline{a}_2\underline{x}_1x_2$,

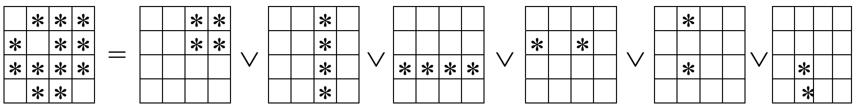
6_1  $= a_1a_2 \vee a_2\underline{x}_1\underline{x}_2 \vee a_1\underline{x}_2$,

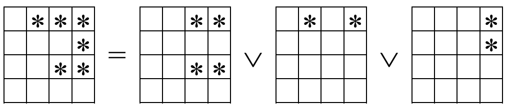
8_1  $= a_1a_2 \vee a_2x_1x_2 \vee a_1x_2$,

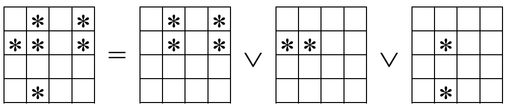
1_2  $= 5_1 \vee 4_3$ 5_2  $= 5_1 \vee 1_1$,

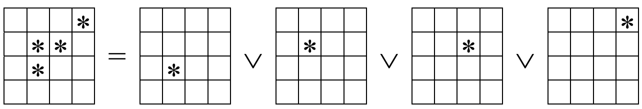
2_2  $= \underline{x}_1x_2 \vee \underline{a}_1a_2 \vee a_1a_2\underline{x}_1$,

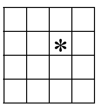
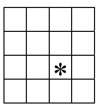
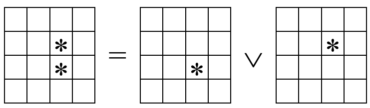
3_2  $= \underline{x}_2a_2 \vee a_1\underline{x}_1 \vee a_1\underline{x}_2$,

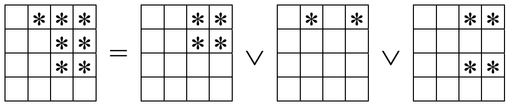
4_2  $= \underline{x}_2a_2 \vee \underline{x}_1x_2 \vee \underline{a}_1a_2 \vee \underline{a}_1x_1\underline{x}_2 \vee a_1\underline{a}_2\underline{x}_1 \vee a_1\underline{a}_2x_2$,

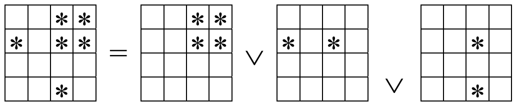
6_2  $= \underline{x}_1a_2 \vee a_1\underline{x}_1\underline{x}_2 \vee a_1a_2\underline{x}_2$,

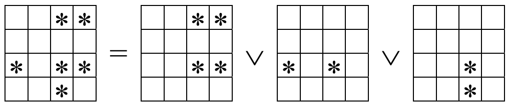
7_2  $= \underline{x}_2a_1 \vee \underline{a}_2x_1x_2 \vee a_1\underline{a}_2x_1$,

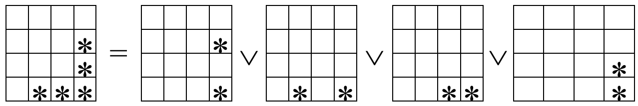
8_2  $= 3_1 \vee 1_1 \vee 1_3 \vee 5_1$,

1_3  $= \underline{a}_1a_2x_1\underline{x}_2$ 4_3  $= \underline{a}_1a_2\underline{x}_1x_2$ 6_3  $= 1_3 \vee 4_3$,

2_3  $= a_2\underline{x}_2 \vee a_1\underline{x}_1\underline{x}_2 \vee \underline{a}_2\underline{x}_1,$

3_3  $= a_2\underline{x}_2 \vee \underline{a}_1x_1\underline{x}_2 \vee \underline{a}_1a_2x_1,$

5_3  $= \underline{x}_1a_2 \vee \underline{a}_1\underline{x}_1x_2 \vee \underline{a}_1a_2x_2,$

1_4  $= a_1a_2x_1 \vee a_1x_1x_2 \vee a_2x_1x_2 \vee a_1a_2x_2.$

Подставляя значения логических выражений всех подмножеств в выражения для сигналов $c'_{1\text{МЛ}}$, $c'_{2\text{МЛ}}$, $c'_{1\text{СТ}}$, $c'_{2\text{СТ}}$, получаем запись, определяющую конструкцию схемы исправления ошибок.

В рассмотренном варианте исправления ошибок используется алгоритм многоуровневого синтеза, когда покрытие геометрических образов начинается с рассмотрения подмножеств в младших ячейках цифрового пространства с последовательным переходом к его старшим ячейкам. Такой вариант алгоритма синтеза позволяет минимизировать аппаратурные затраты за счет определенного снижения скорости выполнения операции.

Заключение. На базе теории многомерных цифро-векторных множеств синтезирован одноразрядный помехоустойчивый умножитель, используемый в любых системах цифровой обработки сигналов, где необходимо обеспечить бесперебойную работу и высокую надежность цифровых и логических схем. Данный синтез применим для любых оснований систем счисления и способов кодирования цифровых данных. Продемонстрированы универсальность и наглядность данного метода.

Список литературы

1. Кочергин В. И. Теория многомерных цифро-векторных множеств в приложениях к электроприводам и системам электропитания. Томск: Изд-во Том. гос. ун-та, 2002.
2. Кочергин В. И. Теория многомерных цифро-векторных множеств. Томск: Изд-во Том. гос. ун-та, 2006.
3. Кочергин В. И., Белицкая Л. А. Синтез суммирующих устройств в нетрадиционных двоичных кодах // Тр. X Междунар. науч.-практ. конф. студентов, аспирантов и молодых ученых "Современная техника и технологии СТТ 2004". Томск: Том. политехн. ун-т, 2004.
4. Kochergin V. I., Belitskaya L. A., Gogolin V. A. Synthesis of the multi-input adder with the maximal operating speed // Automation, control, and information technology: Proc. of the 2nd IASTED Intern. multi-conf. Novosibirsk, 2005. P. 83.

Белицкая Лилия Анатольевна − канд. техн. наук, доцент, ст. науч. сотр.

ОАО «Научно-производственный центр "Полюс"»; тел. (3822) 55-77-66; e-mail: Polus@Online.Tomsk.Net